

Application no/date: 1982-200515[1982/11/17]
 Date of request for examination: [1982/11/17]
 Public disclosure no/date: 1983-171826[1983/10/08]
 Examined publication no/date (old law): 1991- 19699[1991/03/15]
 Registration no/date: 1667286[1992/05/29]
 Examined publication date (present law): []
 PCT application no
 PCT publication no/date []

Applicant: INTERNATL BUSINESS MACH CORP

Inventor: BAANAADO KAATO BISHIYOFU, UIRIAMU JIYON PATORITSUKU, TOOMASU HAIDO
 SUTORADOUITSUKU

IPC: H01L 21/322

FI: H01L 21/322 Y

F-term:

Expanded classification: 422

Fixed keyword:

Citation: [19, 1987. 7. 14, 11] (11, JP, Unexamined Publication of Patent, S57-167636) [19, 1988. 2. 10, 11

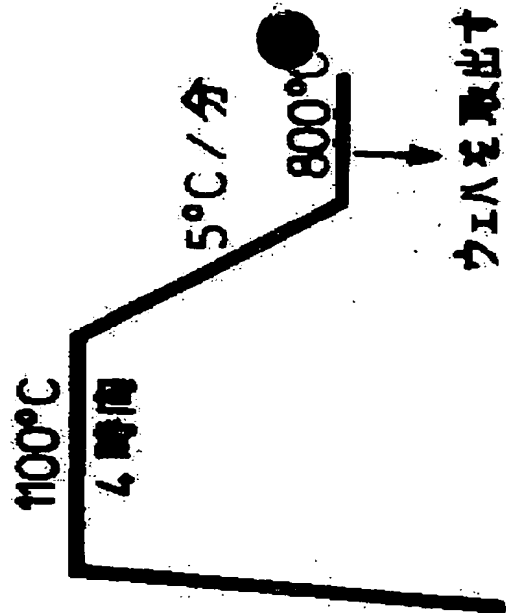
Title of invention: METHOD OF REGULATING DENSITY AND DISTRIBUTION OF OXYGEN PRECIPITATE PARTICLE

Abstract:

PURPOSE: 10 degrees a minute silicon wafer is heated to the first elevated temperature in the above-mentioned faster rate, after annealing with cold temperature, it makes a substrate surface bottom produce a sludge corpuscle of high-density by heating to the second elevated temperature at the rate of lower than 2 degrees a minute.

CONSTITUTION: 10 degrees a minute silicon wafer is heated to elevated temperature in the above-mentioned faster rate. Preferably, Wafer is interposed within a tube of the oven which is already considered to be 1100 degrees quickly, and it is done in elevated temperature, during about 4 hours, it is kept in the elevated temperature. Next, it is taken out from bating, oven to cold temperature like 800 degrees slowly more. Next, Range of 400-500 degrees is preferable, and annealing does wafer with cold temperature of 450 degrees during about 4 hours. Next, 2 degrees a minute wafer is heated to the second elevated temperature in the range of following slow velocity *deyutsukurito*, 750-1000 degrees.
 (Machine Translation)

THIS PAGE BLANK (USPTO)



Registration number(1667286) has already removed to closed files.

THIS PAGE BLANK (USPTO)

⑪ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—171826

⑬ Int. Cl.³
H 01 L 21/322

識別記号

庁内整理番号
6851—5F

⑭ 公開 昭和58年(1983)10月8日
発明の数 1
審査請求 有

(全 5 頁)

⑮ 酸素析出物粒子の密度及び分布の調整方法

⑯ 特 願 昭57—200515

⑰ 出 願 昭57(1982)11月17日

優先権主張 ⑱ 1982年3月26日 ⑲ 米国(US)
⑳ 362448

㉑ 発 明 者 バーナード・カート・ビシヨフ
アメリカ合衆国ニューヨーク州
ブットナム・バレー・アール・
デイ2ボックス402番地

㉒ 発 明 者 ウィリアム・ジョン・パトリック
アメリカ合衆国ニューヨーク州

㉓ 発 明 者 トーマス・ハイド・ストラドウ
イツク

アメリカ合衆国ニューヨーク州
ワッピンジャーズ・ホールズ・
ブラザース・ロード45番地

㉔ 出 願 人 インターナショナル・ビジネス
・マシーンス・コーポレーショ
ン

アメリカ合衆国10504ニューヨ
ーク州アーモンク

㉕ 代 理 人 弁理士 岡田次生 外1名

明 細 書

1. 発明の名称 酸素析出物粒子の密度及び分布の
調整方法

2. 特許請求の範囲

シリコン・ウエハを毎分10℃以上の速い速度
で第1高温迄加熱し、

酸素を十分に外方拡散させ得る時間の間、上記
ウエハを高温に保ち、

上記ウエハを低温でアニーリングし、

上記ウエハを毎分2℃以下の遅い速度で第2高
温迄加熱することを含む、

シリコン・ウエハに於ける酸素析出物粒子の密
度及び分布の調整方法。

3. 発明の詳細な説明

本発明の分野

本発明は、チヨクラルスキ・シリコン・ウエハ
中の酸素析出物粒子の密度及び分布を調整するた

めの2工程のアニーリング方法に係る。酸素の析
出は、素子の処理の収率と出発シリコン基板との
間の相互関係について述べる場合に1つの重要な
パラメータとなつている。

従来技術

チヨクラルスキ・シリコン・ウエハは、高温で
の処理中に析出して微小欠陥を形成し得る格子間
酸素を含むことが従来知られている。その様な微
小欠陥は、素子の性能に有利にも有害にもなり得
る。

有利な結果を得るためには、ウエハ表面に隣接
して微小欠陥のない領域が残される様に、酸素の
析出及びそれに関連する欠陥がウエハのバルクに
限定されねばならない。シリコン・ウエハのバル
ク中に形成された酸素析出物は内部的ゲッタリン
グ中心として働くことが知られている。

Fe、Ni、Cu及びAuの如き有害な汚染元素を
内部的にゲッタリングする概念については、IBM
Technical Disclosure Bulletin、

第19巻、第4号、1976年9月、第1295頁に於けるE. Biedermannによる「Producing Silicon Semiconductor Wafers With A High-Internal Getter Density and A Surface Layer Free From Lattice Defects」と題する論文に記載されている。この論文は、適切に制御された高温によるアニーリングによつてシリコン・ウエハ中の欠陥が内方に拡散され、これはウエハのバルク中に有用なグッタリング効果を維持して、欠陥のない表面層を得ることを可能にすることを報告している。それらの欠陥が表面層に又はその近傍に配置された場合には、それらはパイプ現象又は漏洩電流を生ぜしめることが知られている。

「Semiconductor Silicon」Electro-Chemical Society 発行、1981年、第304頁乃至第312頁に於けるR. W. Series等による「Influence of Precipitate Size and Capillarity Effects on the Surface Denuded Zone In

650乃至800℃による核発生アニーリングが70時間の間行われ、それから析出物を成長させるために1000乃至1100℃によるアニーリングが6時間の間行われる。観察された粒子密度は低すぎ、又その方法は時間が掛かりすぎる。

「Semiconductor Silicon」Electro-Chemical Society 発行、1981年、第273頁乃至第281頁に於けるH. F. Schanke等による「The Nucleation and Growth of Oxide Precipitates in Silicon」と題する論文は、既に存在している核を分解させるために1000℃で30分間処理することを報告している。次に、新しい析出物を核発生させるために450℃に於て48時間の間アニーリングが行われ、それからそれらを成長させるために、750℃に於て120時間の間アニーリングが行われる。観察された析出物粒子密度は $10^{12}/\text{cm}^3$ であつた。この方法は、余りに時間が掛かりすぎ、実用的な製造には不適当である。

米国特許第4220483号の明細書は、酸素

Thermally Processed Cz-Silicon Wafers」と題する論文は、バルクにインtrinsic・グッタリング中心を有する制御された無欠陥(denuded)領域が始めに高温(例えば、1150℃)そして次に低温(例えば、750℃)の熱処理を含む2段階の方法によつて形成され得ることを報告している。しかしながら、直線的な750℃によるアニーリングが用いられた場合には、時間が余りにもかかり、粒子数も少ない。

「Semiconductor Silicon」Electro-Chemical Society 発行、1981年、第294頁乃至第303頁に於けるK. Kugimiya等による「Denuded Zone and Microdefect Formation in Czochralski-Growth Silicon Wafers by Thermal Annealing」と題する論文は、表面に無欠陥領域を形成しそしてその層の下に略 $10^{10}/\text{cm}^3$ の析出物粒子密度を得るための2工程のアニーリングについて報告している。示されている高温サイクルは、1100乃至1200℃により4時間の間行われ、続いて、

析出物をクラスタの形で発生させるために、半導体基体バルク中のグッタリング効果が、素子処理する前に上記基体を750乃至900℃の温度に1乃至8時間の間加熱することによつて増加されることを開示している。しかしながら、本発明者によるこの温度範囲での実験では、その粒子密度が低すぎて、ウエハを効果的に強化し得ないことが示された。

IBM Technical Disclosure Bulletin、第19巻、第12号、1977年5月、第4618頁乃至4619頁に於けるS. M. Hu等による「Gettering By Oxygen Precipitation」と題する論文は、乾燥した酸素又は不活性雰囲気中に於て約1000℃の温度で4乃至6時間の間半導体ウエハを加熱することによつて、半導体表面から酸素が外方拡散され、その結果欠陥のない表面層が形成されることを報告している。

シリコン・ウエハのアニーリングにより酸素の析出を制御することは、従来に於て広範囲に研究

されている。しかしながら、既に存在している酸素クラスタを除き、ウェハ表面から酸素を外方拡散させ、析出物により誘起された欠陥によつて不純物がゲッタリングされ得る様に上記表面層の下に均一で密な析出を生ぜしめる、実用的なシーケンスのアニーリング・サイクルは、未だ見出されていない。

本発明の概要

本発明の目的は、半導体基板の表面に析出物のない幅の広い領域を形成するとともにその下に高密度の析出物粒子を生ぜしめる方法を提供することである。

本発明の他の目的は、高密度の析出物粒子及び析出物のない幅の広い領域を比較的短時間で生ぜしめる方法を提供することである。

本発明の方法に従つて、始めに高温サイクルとして次に低温サイクルを含む2工程のアニーリング方法によつて、析出物のない幅の広い領域が半導体基板の表面に形成され、それと同時に高密度

800℃の如きより低温迄徐々に戻され、炉から取出される。析出物のない領域の幅は、この高温による外方拡散工程中に形成された酸素プロファイルに依存する。15 μm以上の幅の析出物のない領域を得るためには、1100℃に於て4時間が適当であることが解つた。

既に存在している析出物即ちクラスタの分解は、毎分10℃以上の速度で迅速に加熱されることによつて確実に達成される。より遅い加熱速度が用いられた場合には、酸素が析出したし、これは高温サイクルの第1目的、即ち既に存在している酸素クラスタの数を分解によつて減少させる目的に有害である。

次に、本発明の方法に於て、低温サイクルが用いられる。本発明のこの部分の目的は、酸素を析出させて、高密度の極めて小さい析出物粒子を形成することである。しかしながら、それらの小さい粒子は、最初の素子の熱処理に充分耐え得る大きさでなければならない。低温に於て析出物を核発生させ、それから925℃で2時間の間アニー

の析出物粒子が上記析出物のない幅の広い領域の表面層の下に生じる。

高温サイクルの目的は2つあり、即ち既に存在している酸素クラスタの数を分解によつて減少させること及び析出物のない領域の形成に於ける第1工程として酸素を外方拡散させることである。その高温サイクルは、1000℃以上の任意の温度で行われ、その上限は約1415℃のシリコンの融点によつて設定される。実際に於ては、この温度は、ウェハの塑性変形を生ぜしめない可能な限り高い温度に選択されるべきである。これは、82.5 μmのウェハについては1100℃前後で達成され得ることが実験によつて見出された。もう1つの考慮すべき点は、約1150℃以上に於てSiO₂ガラス製品が軟化することである。ウェハが迅速に、即ち毎分10℃以上の速度で、高温迄加熱されることが重要である。好ましくは、ウェハは、既に1100℃にされている炉の管中に迅速に挿入されることによつてその高温にされる。それらのウェハは約4時間の間その高温に保たれ、

リングされる。酸化工程の如き後の熱処理に耐え得る様な大きさにそれらを成長させることが重要である。ウェハが、400乃至500℃の範囲、好ましくは450℃、の低温で約4時間の間アニーリングされる。このアニーリングは、約1×10¹⁵のドナー・クラスタを生じる。各クラスタの大きさは、それが安定している温度範囲を有している。その温度範囲を超えると、クラスタは分解する。

低温によるアニーリングの後、ウェハは、毎分2℃以下の遅い速度で極めてゆっくりと、750乃至1000℃の範囲の第2高温迄加熱される。より速い速度が用いられた場合には、ずつと低い密度の析出物粒子が生じる。それらのウェハは、上記低温アニーリング中に核発生された析出物粒子が、後の素子の処理に耐え得る大きさに成長する様に、上記第2高温に於てアニーリングされる。その粒子の成長は、拡散制御メカニズムによるものであり、その成長温度は酸素原子に適当な移動度を与えるに充分な高さを有していなければなら

ない。それらのウエハは極めてゆつくりと加熱されねばならないので、実際的にはウエハを極めて遅い速度で750乃至850℃の範囲の温度迄加熱し、その温度を維持した後、粒子が後の処理に於て分解しない様にするために、素子の製造ラインに於ける最初の熱処理の温度である、900乃至1000℃の温度迄、より速い速度で加熱され得る。

本発明の好実施例

直径825mmの半導体ウエハが、既に1100℃にされている炉の管中に迅速に挿入されることによつて、1100℃迄迅速に加熱される。上記炉の温度は、ウエハの挿入後、2分以内に回復される。直径1000mmのウエハの場合には、周辺部及び中心部の両方に滑りを生ぜしめる塑性変形の問題を除く為に、それらを1000℃の炉中に迅速に挿入して加熱し、それから直ちに毎分10℃の速度で1100℃迄徐々に加熱することが好ましい。

それらのウエハは、酸素を外方拡散させるため

食刻された。光学的顕微鏡検査によつて、16μm以上の幅を有する析出物のない領域が形成され、その析出物粒子密度は $10^{12}/\text{cm}^3$ よりも高いことが発見された。そのウエハの縦断面を示す顕微鏡写真図が第4図に示されている。これに対して、従来の半導体素子製造方法を用いて処理されたウエハの面取りされた縦断面を示す同様な顕微鏡写真図が第5図に示されている。そのウエハの表面に於ける析出物のない領域は浅く、酸素析出物が上記表面層に近接して配置されており、これはバンプ現象又は洩漏電流を生ぜしめて、LSI回路素子の収率を低下させ得る。

4 図面の簡単な説明

第1図は本発明の方法の1実施例に於ける高温サイクルの温度-時間図、第2図は本発明の方法の1実施例に於ける低温サイクルの温度-時間図、第3図は本発明の方法の他の実施例に於ける低温サイクルの温度-時間図、第4図は本発明の方法で処理されたウエハの縦断面を示す顕微鏡写真図、第5図は従来の方法で処理されたウエハの縦断面

に1100℃に4時間の間保たれ、毎分5℃の速度で800℃迄徐々に戻され、炉から取出される。第1図はこの高温サイクルを示している。

次に低温サイクルが用いられる。ウエハは、450℃で4時間の間アニーリングされた後、毎分0.84℃の速度で800℃迄ゆつくりと加熱され、その温度に2時間の間保たれる。析出物粒子が後の素子の処理に耐え得る様に、ウエハが、素子の製造ラインに於ける最初の熱処理の温度である925℃に於て2時間の間アニーリングされる。それから、徐々に800℃迄戻されて、ウエハが炉から取り出される。

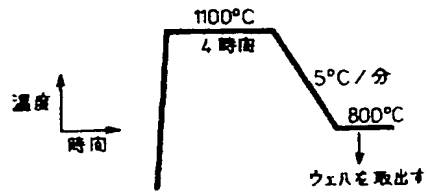
この低温サイクルは第2図に示されている。低温サイクルの全サイクル時間は16時間である。

もう1つの実施例における低温サイクルが第3図に示されている。試料片がウエハから劈開されそしてシリコン・ウエハを研磨する為に広く用いられているシリカゲルの研磨スラリーを用いてすりガラスのプレー上で5℃の角度で面取りされた。それらの面取りされた試料が、酸素析出物を露出させるために、2分間

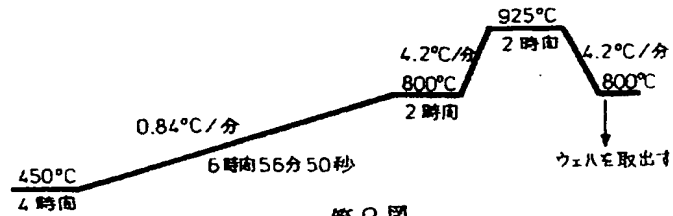
を示す顕微鏡写真図である。

出願人 インターナショナル・ビジネス・マシーニクス・コーポレーション

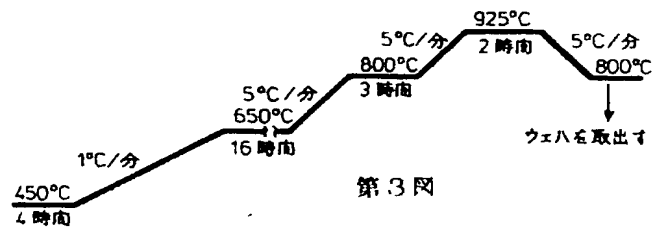
代理人 弁理士 岡田 次 生
(外1名)



第 1 図



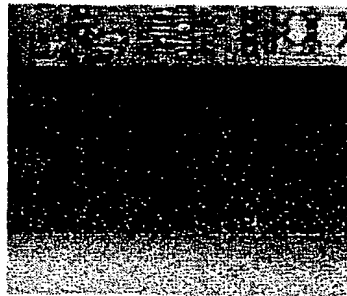
第 2 図



第 3 図



第 4 図



第 5 図

THIS PAGE BLANK (USPTO)